

NSCSCC LoongArch 团体赛 决赛答辩报告

中国科学技术大学 Creeper
曹宸瑞 来泽远 徐航宇 徐翊然



中国科学技术大学
University of Science and Technology of China



目录

- 1、总体设计
- 2、模块设计
- 3、系统应用
- 4、总结展望



01

总体设计

CPU 设计概述，流水线结构



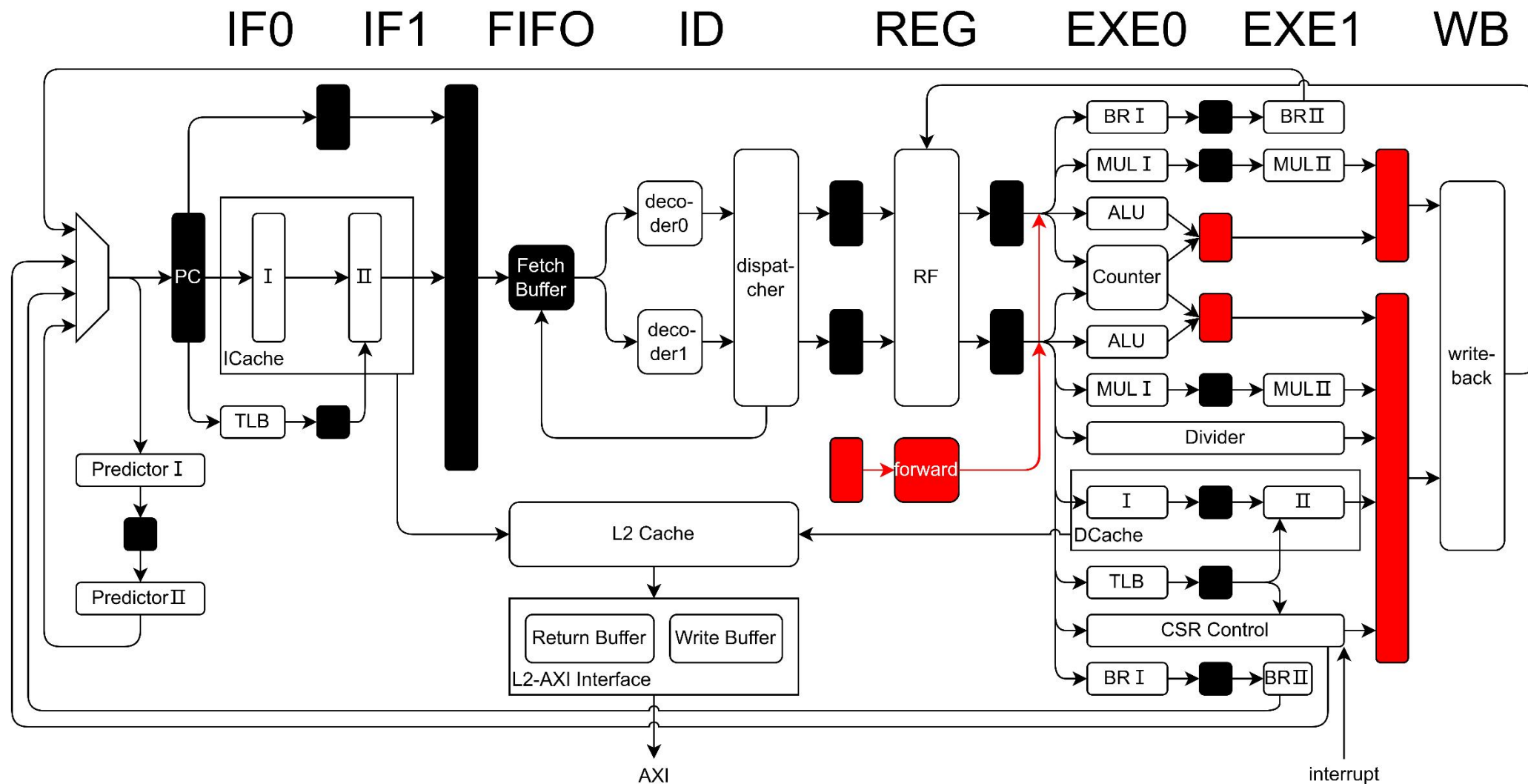
中国科学技术大学
University of Science and Technology of China



CPU 设计概述

- 顺序**双发射**八级流水，实现了 **67 条指令、26 种 CSR 寄存器、16 种例外**
- 采用 **AXI-4** 总线协议
- 使用**2路组相联 8KB ICache、2 路组相联 8KB DCache、8 路组相联 64KB L2Cache**
- 使用**分支预测器**以减少分支失败带来的性能损失
- 使用**预取器**以提高L2cache的命中率

CPU流水线图——顺序双发射



02

模块设计

发射提交, MMU, 高速缓存, AXI交互, 分支预测, 预取器

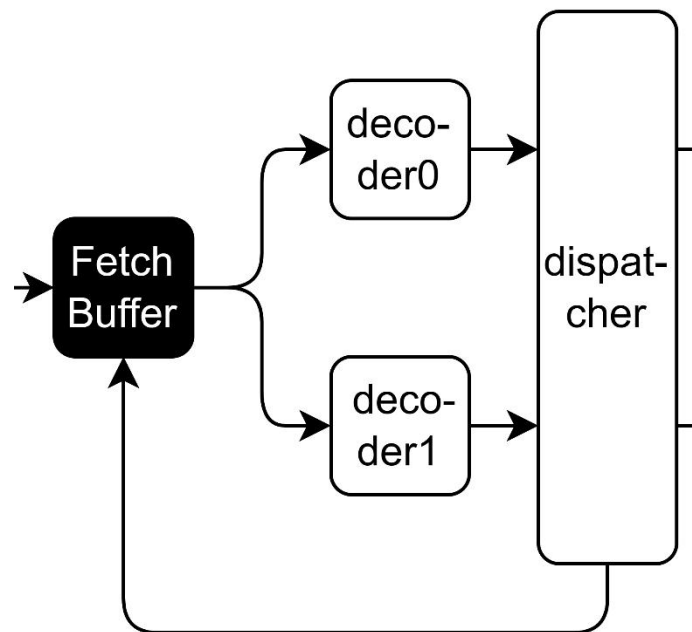


中国科学技术大学
University of Science and Technology of China



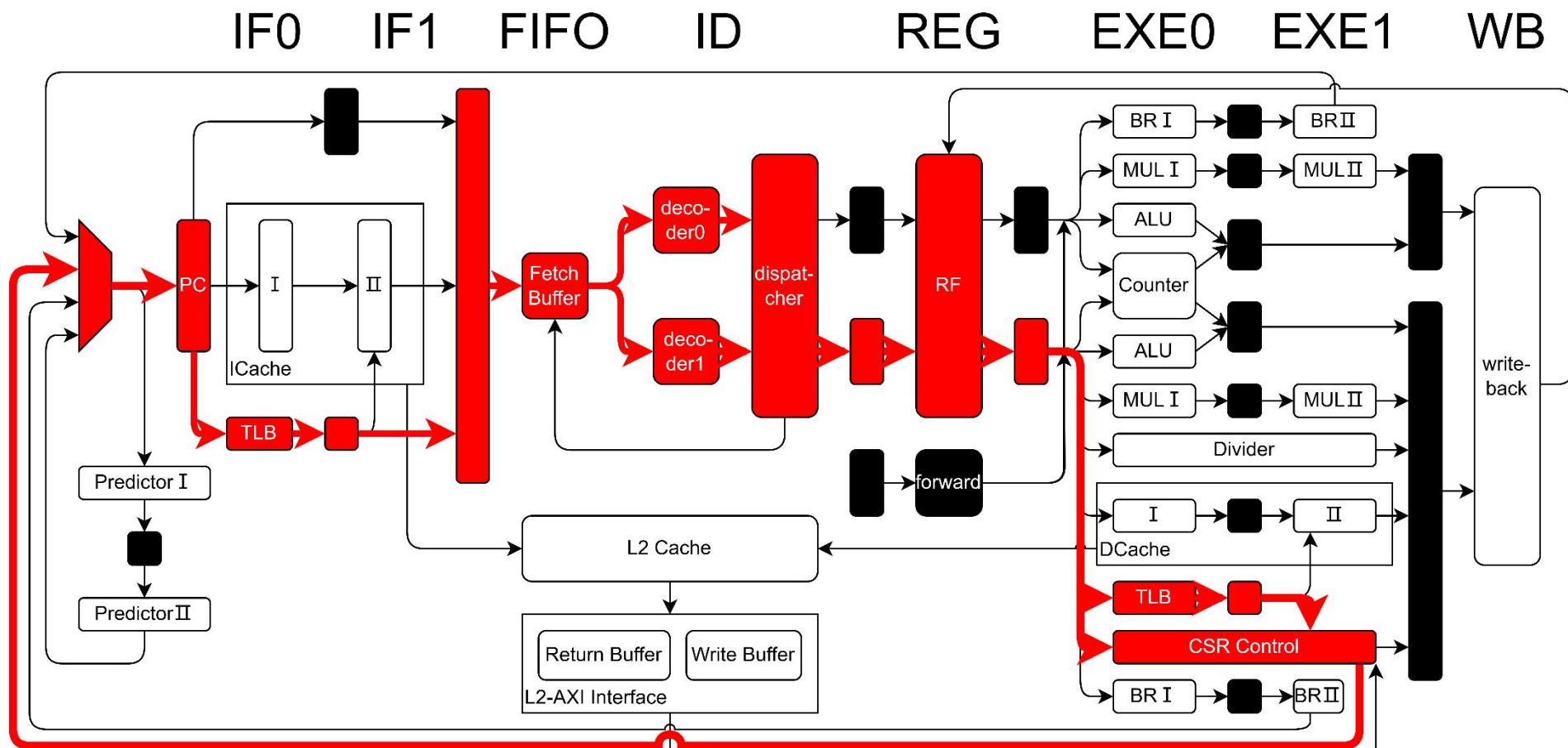
顺序双发射——FIFO队列

- 使用Dispatcher解决Hazard;
- 使用FIFO降低CPU耦合程度;



精确异常——提交点技术

- 指令异常并不立即响应，响应最早的异常，并保持至exe0段；

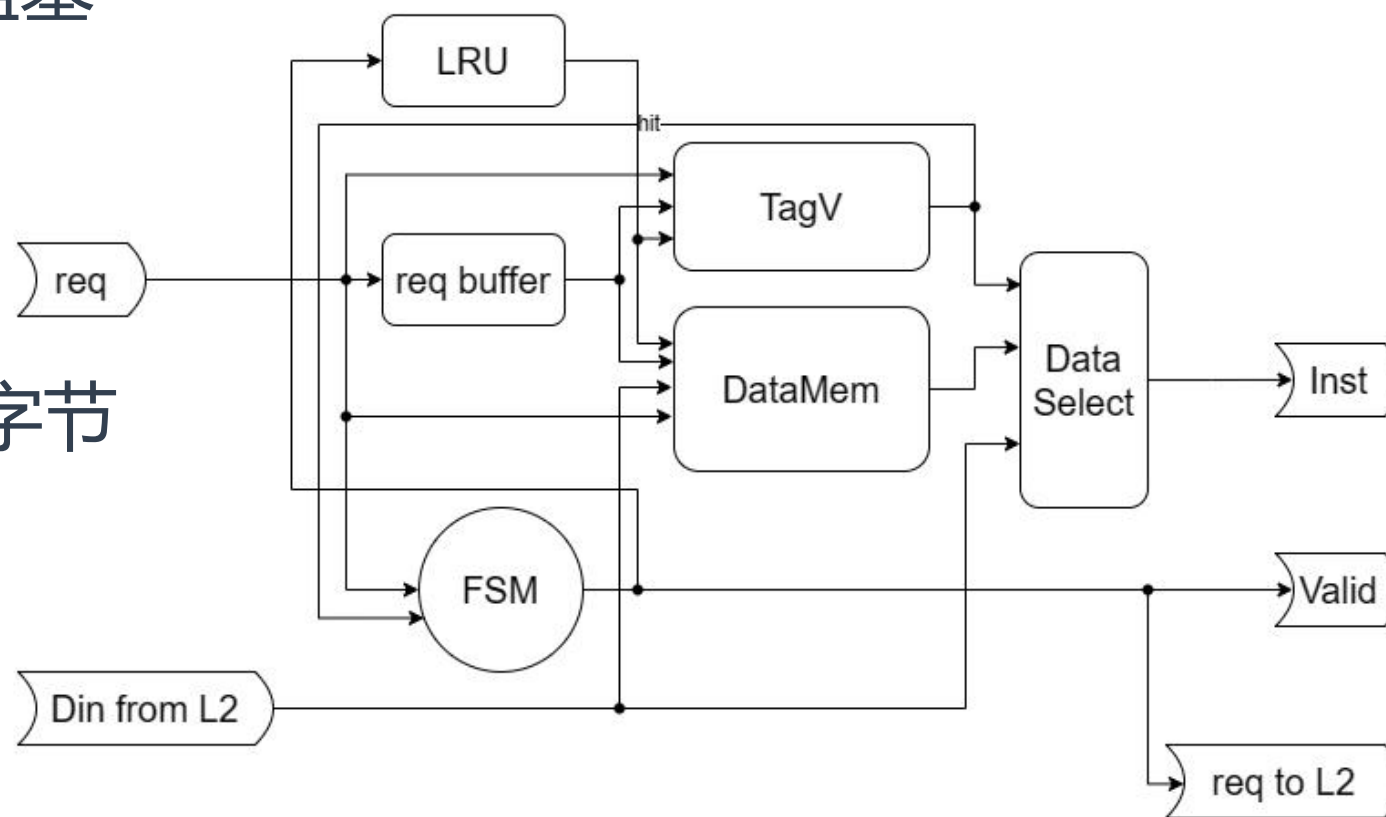


MMU(Memory Mapping Unit)

- 与Cache并行
- 第一周期查表，第二周期出实地址
- 支持不小于4KB的全部2幂次页大小
- 全相联参数化路数，参数化虚实地址位宽

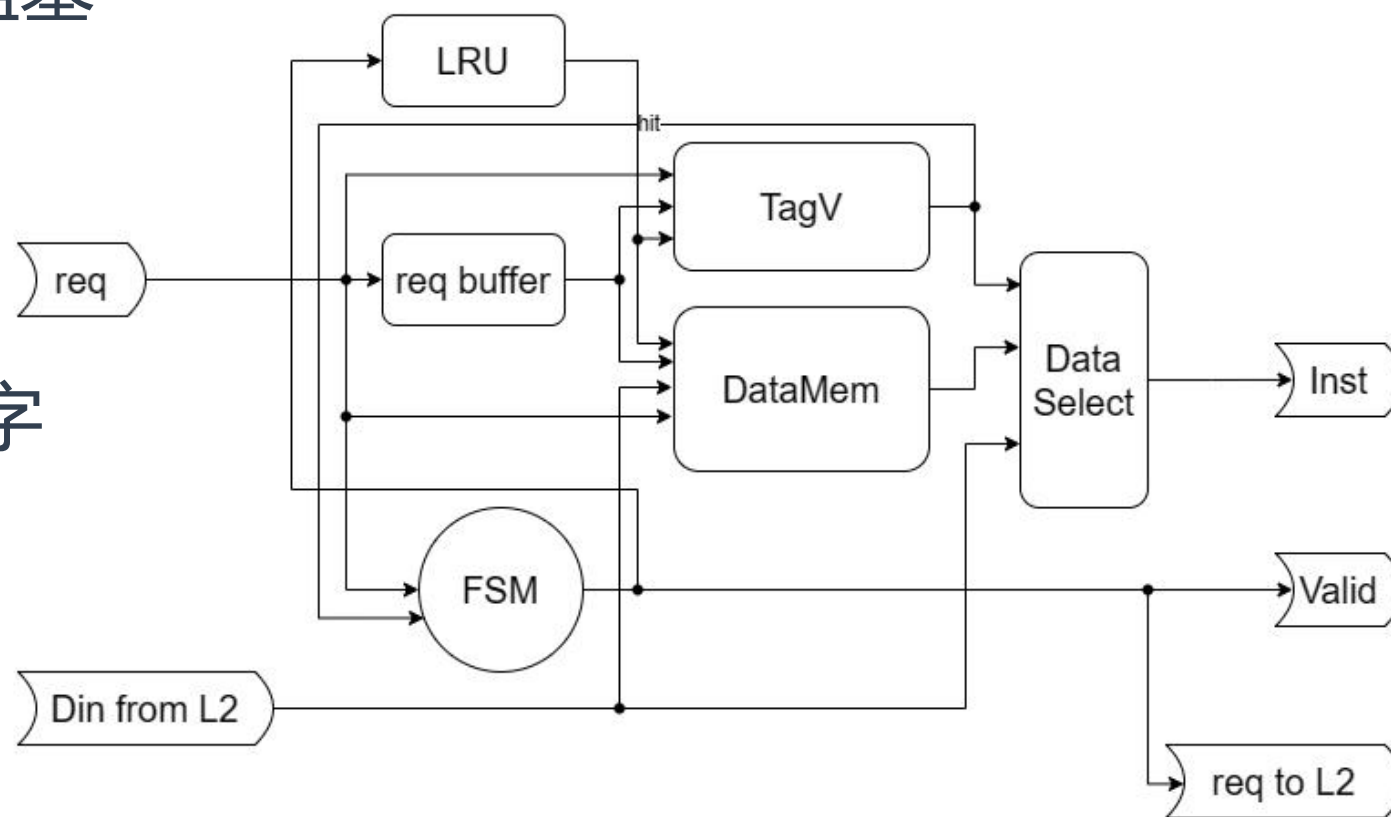
指令高速缓存

- 流水线访存，无需阻塞
- LRU换行算法
- 2路组相连
- lbar的实现
- 每路128行，每行32字节
- 每次输出2条指令



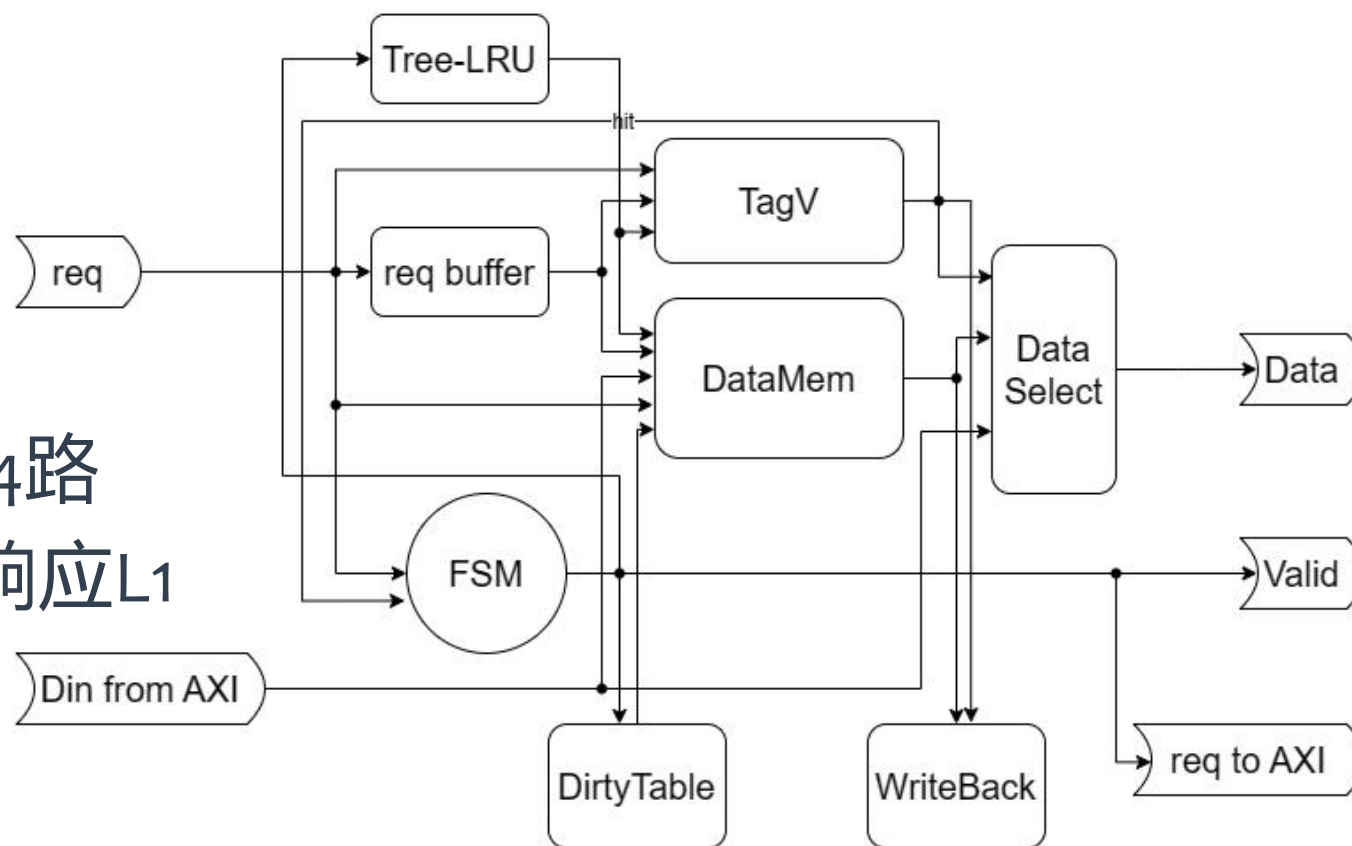
数据高速缓存

- 流水线访存，无需阻塞
- LRU换行算法
- index异或访问
- 2路组相连
- 每路128行，每行32字
- 写直达



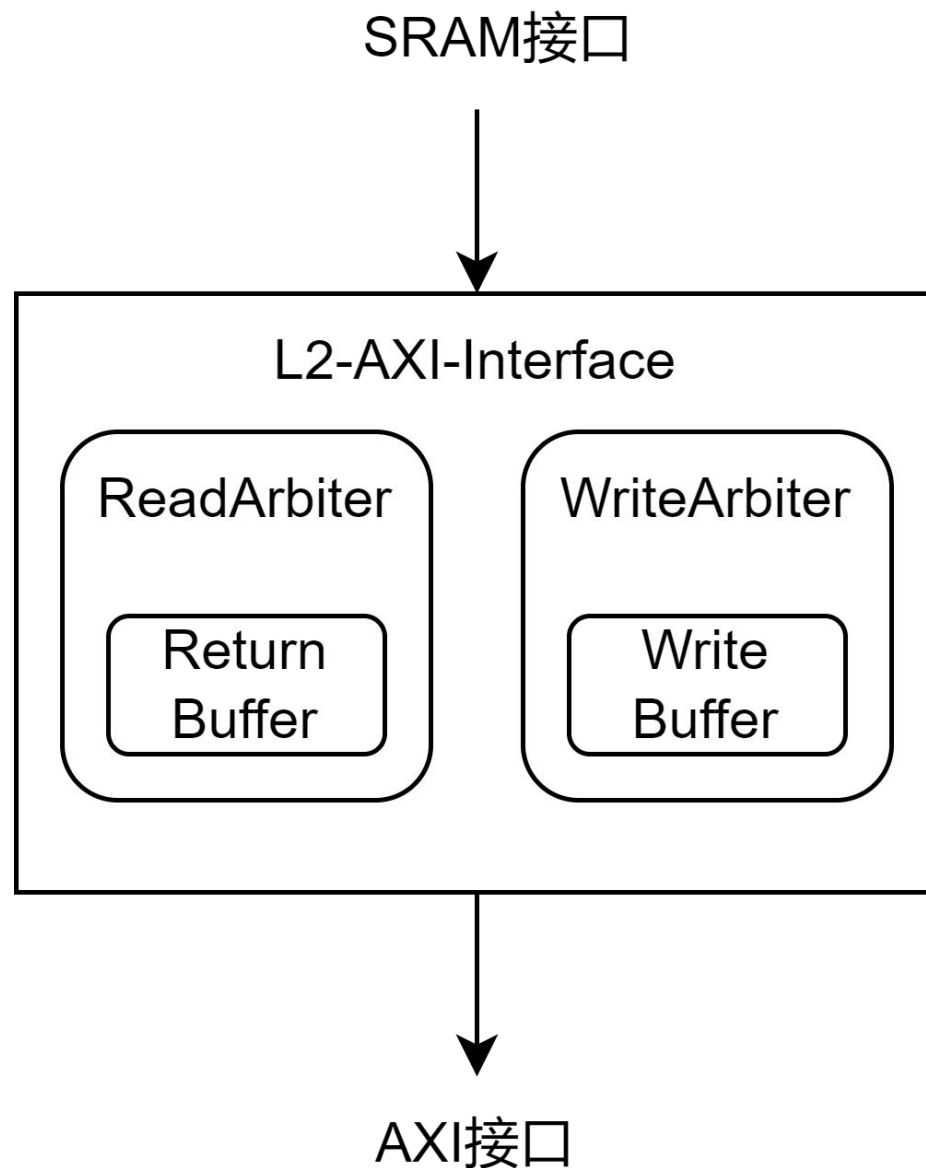
混合高速缓存

- L1两周期访存
- Tree-LRU换行算法
- 8路组相连
- 每路128行，每行32字
- Icache可见8路，写入4路
- 适配预取，同时并行响应L1
- 写回写分配

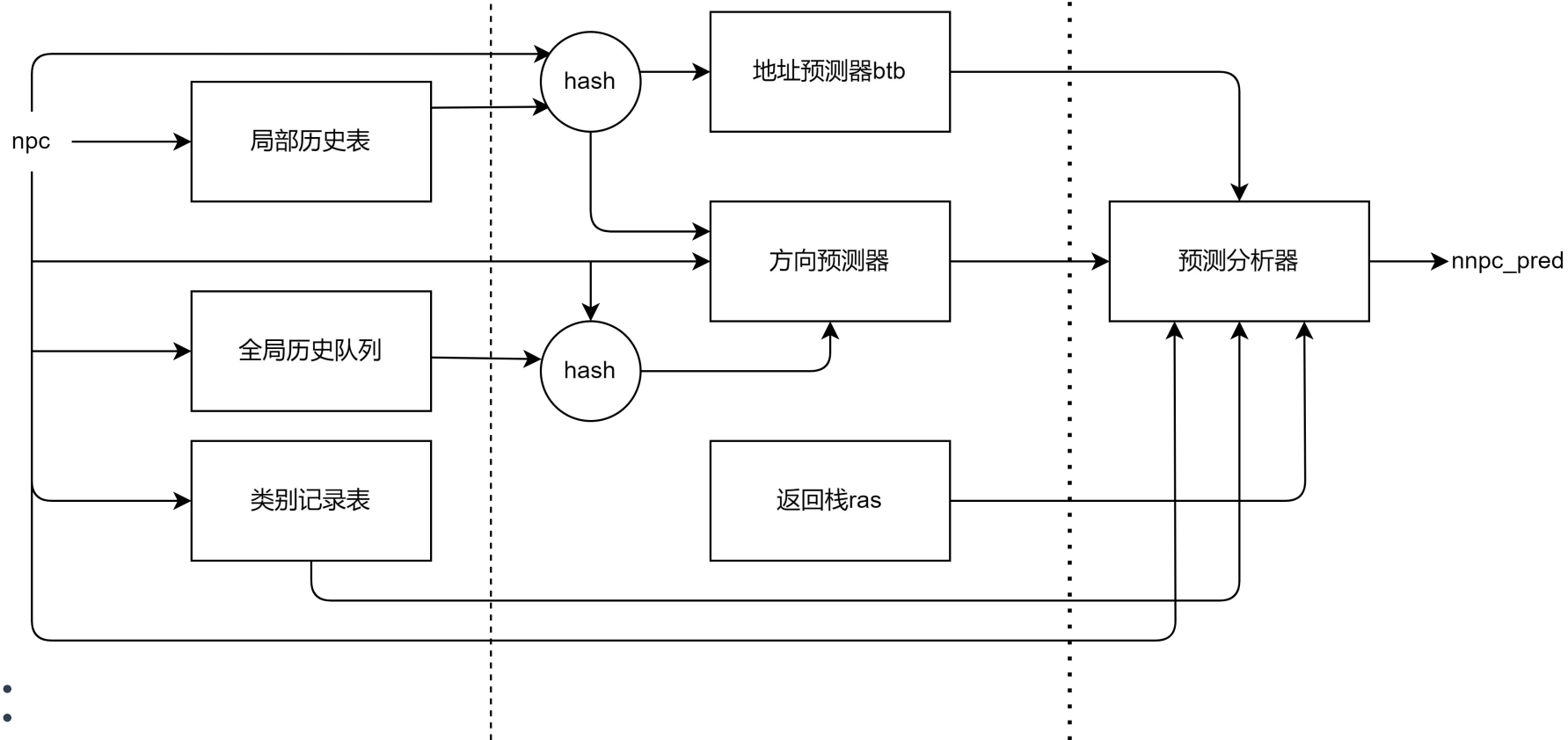


AXI总线交互

- 采用AXI4总线协议
- 使用转接桥，简化上层设计
- 写buffer，减少写操作周期数
- 读写通道分离，读写并行



分支预测



- 基本架构：
 - 历史表、类别记录表、方向预测器、地址预测器
- 基本原理：
 - 根据局部和全局历史，按照指令的类别进行预测

分支预测

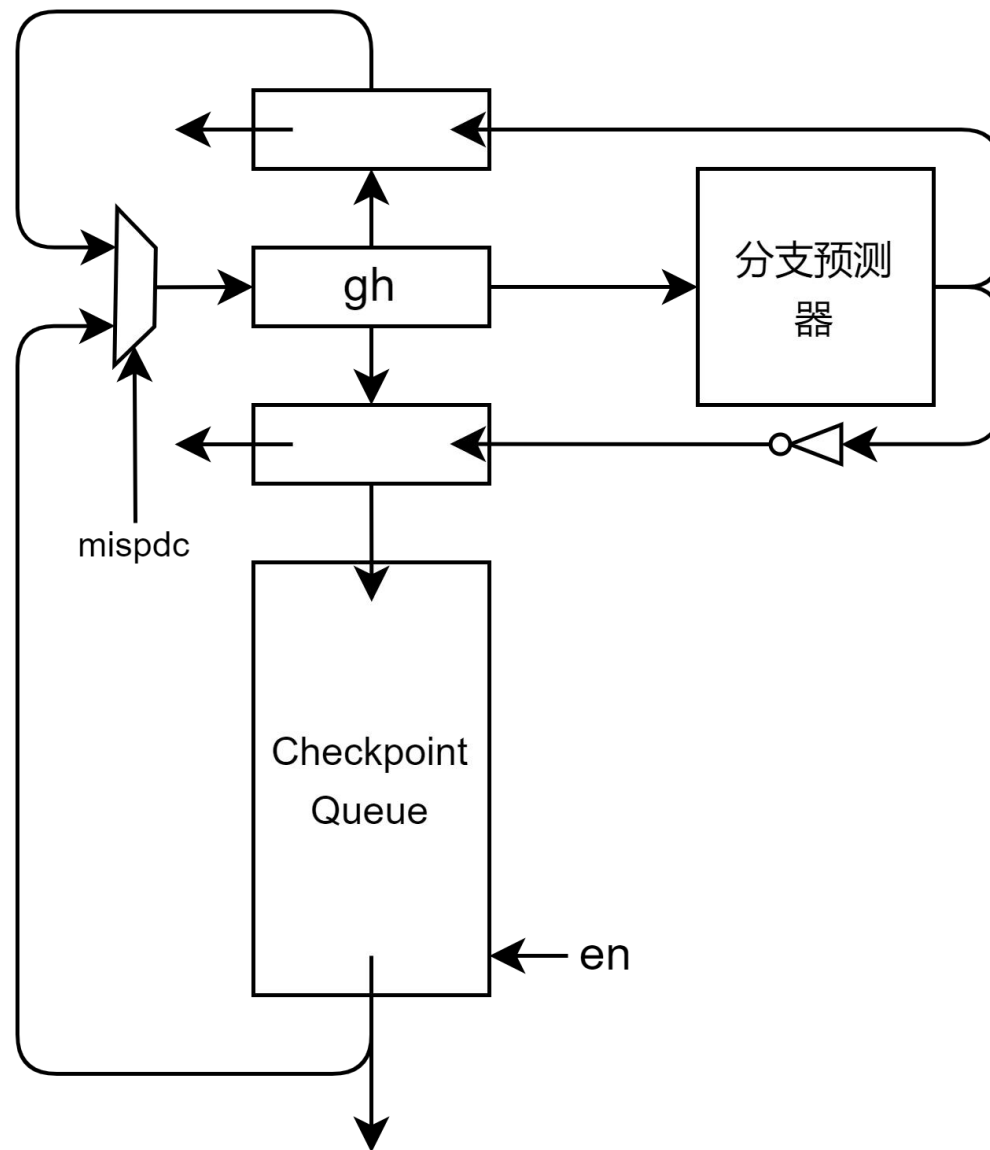
- 设计亮点:

- 带推测更新的全局历史
- 采用TAGE架构结合不同预测器的预测结果
- 尝试在长历史上采用感知机代替2bits计数器作为核心
- 基于指令类别，利用RAS返回栈等设计，分类别进行预测
- 采用二级流水的分支预测，并基于npc而不是pc进行预测
- 将指令打包预测，并在ex段设计返回缓冲区还原打包

分支预测

- 全局历史

- 32位寄存器存储gh
- 推测更新：
 - 利用分支预测结果
 - 更新gh并维护断点队列
- 断点恢复：
 - 预测失败时，恢复 gh，清空断点队列



分支预测

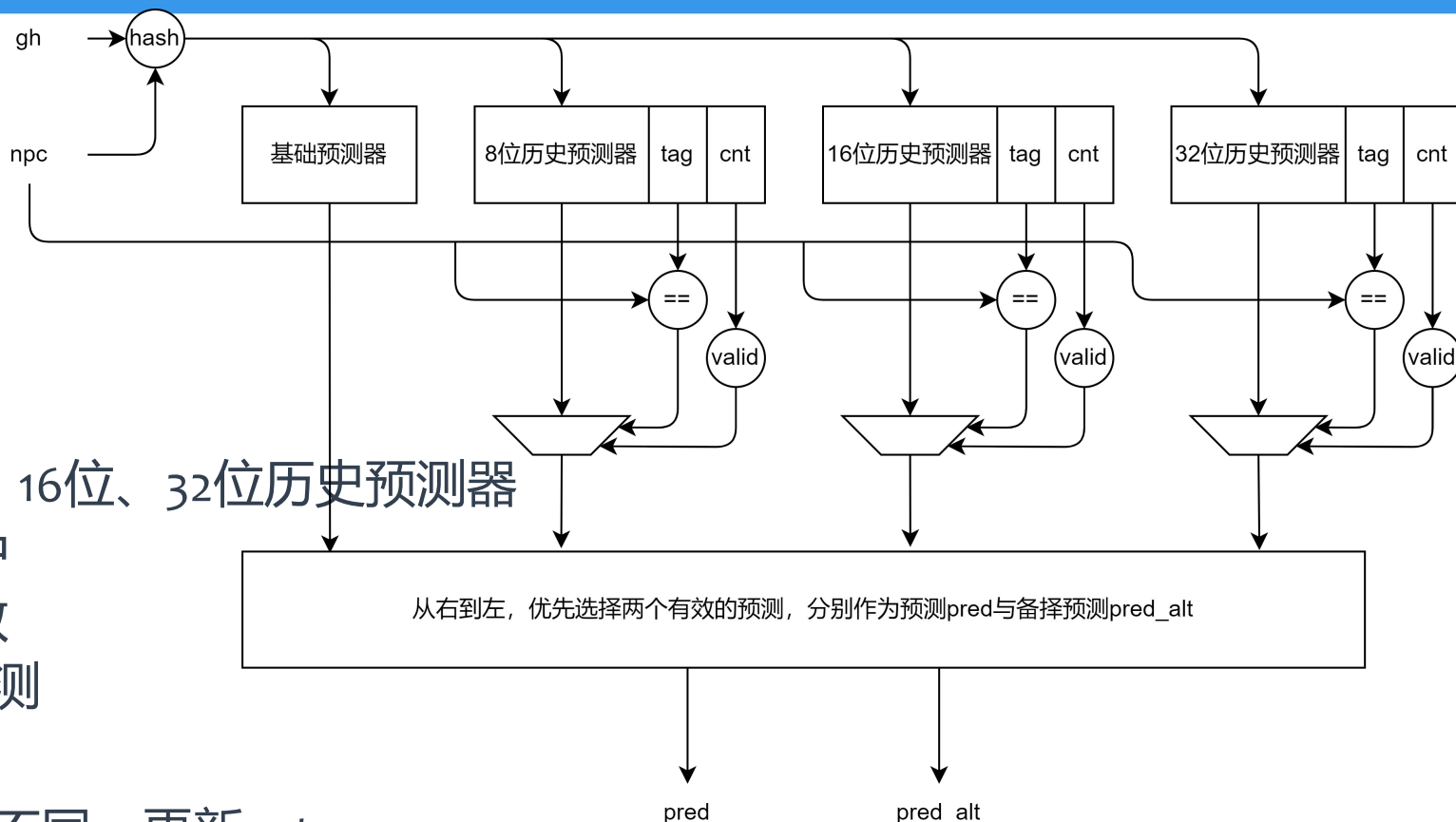
• TAGE

• 预测:

- 基础预测器、8位、16位、32位历史预测器
- 用tag判断是否命中
- 用cnt判断是否有效
- 选出预测和备择预测

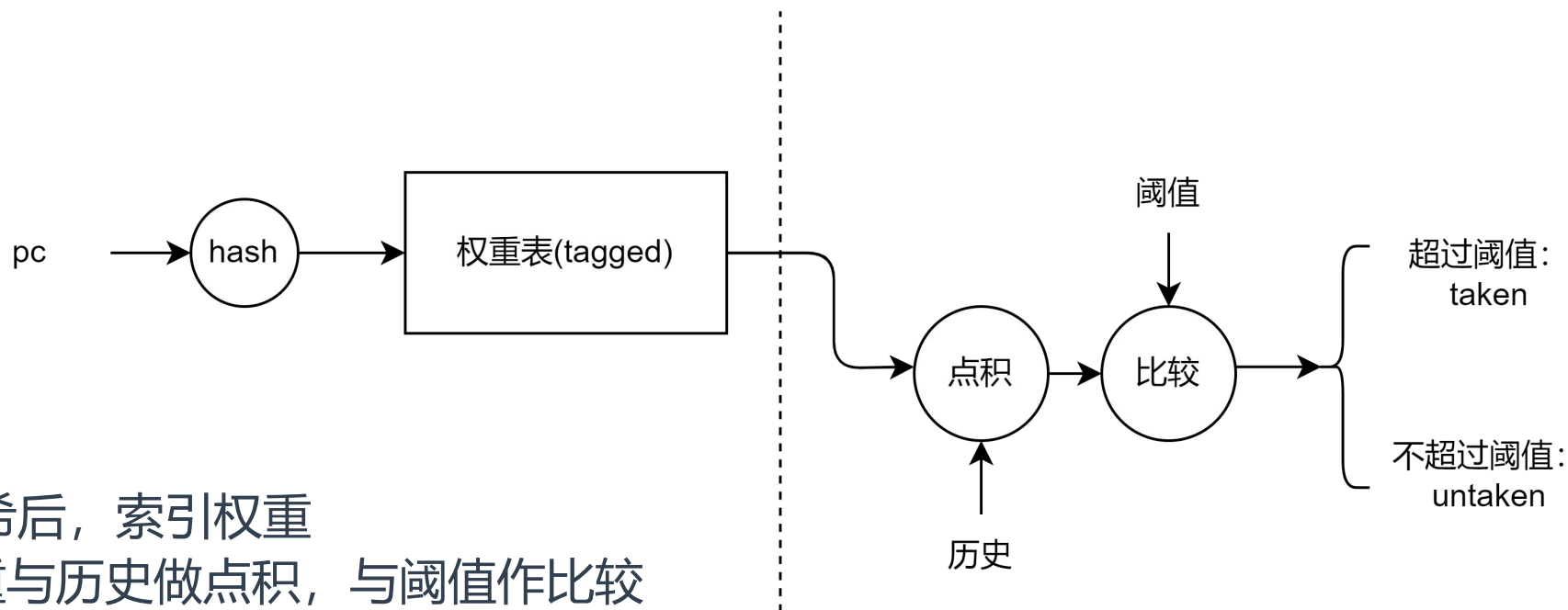
• 更新:

- 若预测与备择预测不同, 更新cnt
- 当整体预测错误时:
 - 若存在cnt为0的更长历史的预测器, 将其初始化
 - 否则, 所有更长历史的预测器cnt减一



分支预测

- Peceptron



- 预测:
 - pc 哈希后, 索引权重
 - 将权重与历史做点积, 与阈值作比较
- 更新:
 - 若预测正确, 将权重按照历史对应方向变化
 - 否则, 按照相反方向变化
- 优势:
 - 存储空间关于历史长度呈线性增长

分支预测

• 二级流水与基于npc预测

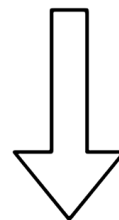
• 预测器:

- 第一个周期接收npc
- 第三个周期送出nnpc

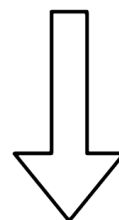
• 流水线:

- 第一个周期, 送出npc
- 第二个周期, 默认预测+4或+8
- 第三个周期, 比较分支预测与默认预测, 如果不同, 刷洗前一段流水线。

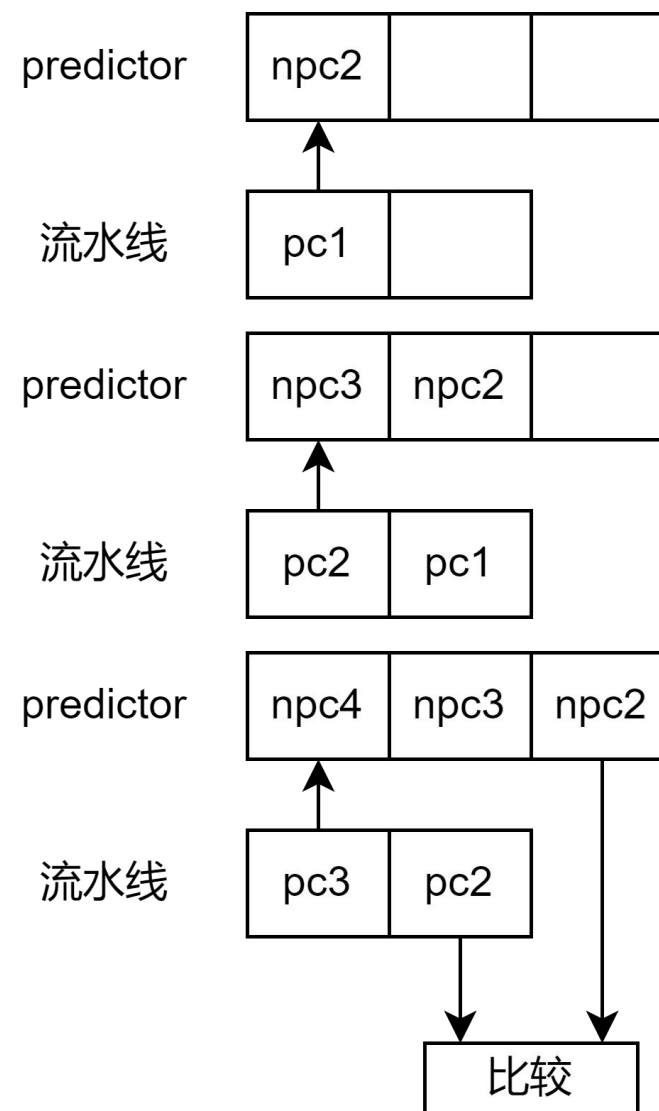
第一周期



第二周期

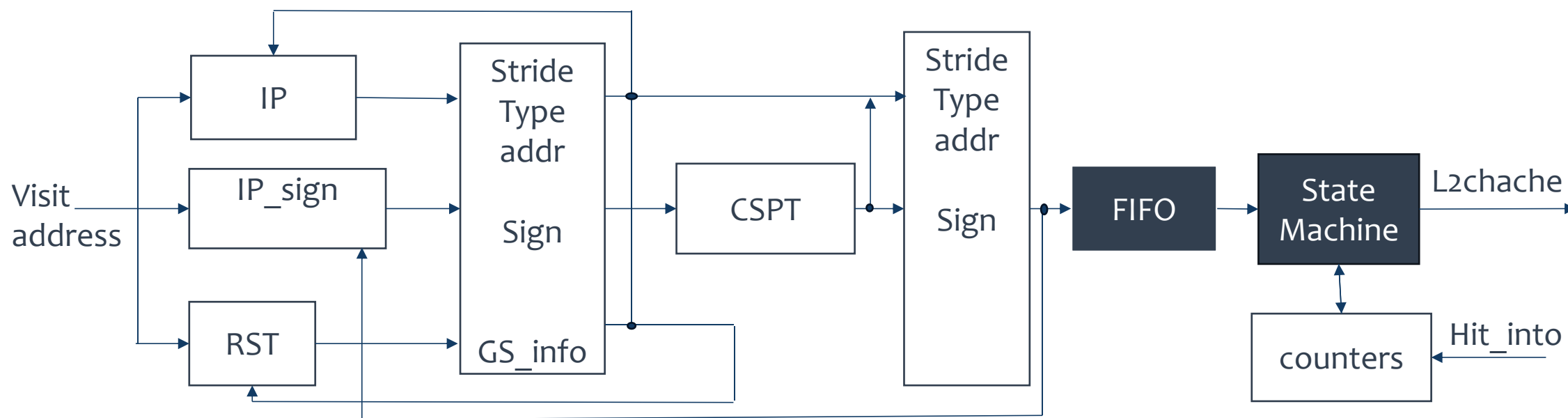


第三周期



预取器

- 参考IPCP论文，根据流水线实际修改
- 两部分：更新——发起器、缓冲区
- 三类IP：常量间隔，全局间隔，复杂间隔



更新——发起器

- 流水化接收Dcache访存请求
- 四个表：指令指针IP、指令指针签名项IP_sign、区域流表RST、复杂间隔预测表CSPT
- 三周期更新各表及发起请求
- 第一周期读取IP, IP_sign, RST表
- 第二周期读取CSPT表，判断发起请求类型，准备更新IP, RST表
- 第三周期决定请求类型，打包请求送入缓冲区，准备更新IP_sign, CSPT表

缓冲区

- 采用循环先进先出队列，防止发送过旧请求
- 负责统计发送请求中有效的个数，修改预取数量
- 将更新——发起器送来的打包请求解包为实际调块请求

03

系统应用

启动PMON、启动 Linux



中国科学技术大学
University of Science and Technology of China



启动 PMON

- 在实验平台上启动 PMON，并通过NAND加载Linux

```
* PMON2000 Professional *
Configuration [FCR,EL,NET]
Version: PMON2000 2.1 (ls1b) #6: 2023寒06鏈09鍍鑄層隅浜14:13:18 CST commit 61cf4801fdb92b18b9df112a96297070993e683c Author: chenzeshuai <chenzeshuai@oongson.cn> Date: Fri Sep 23 09:44:59 2022 +0800 .
Supported loaders [srec, elf, bin]
Supported filesystems [mtd, net, fs/yaffs2, fat, fs, disk, socket, tty, ram]
This software may be redistributed under the BSD copyright.
Copyright 2000-2002, Opsycon AB, Sweden.
Copyright 2005, ICT CAS.
CPU unidentified @ 99.99 MHZ / Bus @ 99.99 MHZ
Memory size 128 MB (128 MB Low memory, 0 MB High memory) .
Primary Instruction cache size 8kb (16 line, 2 way)
Primary Data cache size 8kb (16 line, 2 way)

BEV1
BEV2
BEV3
BEV0
BEV in SR set to zero.

NAND DETE
NAND device: Manufacturer ID: 0xec, Chip ID: 0xf1 (Samsung NAND 128MiB 3,3V 8-bit)
NAND_ECC_NONE selected by board driver. This is not recommended !!
Scanning device for bad blocks
Bad eraseblock 515 at 0x04060000
Bad eraseblock 1023 at 0x07fe0000
NANDFlash info:
erase size      131072 B
write size      2048 B
oob size        64 B
AUTO
Press <Enter> to execute loading image:/dev/mtd0
Press any other key to abort.
argp's addr is 700bdb4
02argp's addr is 700bdb4
01argp's addr is 700bdb4
00argp's addr is 700bdb4

Loading file: /dev/mtd0 (elf)
0xa0300000/13337736
```



启动 Linux

- 在实验平台上启动 Linux

```
[ 9.132000] ITC MAC 10/100M Fast Ethernet Adapter driver 1.0 init
[ 9.572000] libphy: Fixed MDIO Bus: probed
[ 9.700000] mousedev: PS/2 mouse device common for all mice
[ 9.788000] IR MCE Keyboard/mouse protocol handler initialized
[ 9.856000] hid: raw HID events driver (C) Jiri Kosina
[10.104000] NET: Registered PF_INET6 protocol family
[10.368000] Segment Routing with IPv6
[10.392000] sit: IPv6, IPv4 and MPLS over IPv4 tunneling driver
[42.120000] Warning: unable to open an initial console.
[44.908000] Freeing unused kernel image (initmem) memory: 5984K
[44.920000] This architecture does not have kernel memory protection.
[44.932000] Run /init as init process
[44.940000]   with arguments:
[44.948000]     /init
[44.952000]   with environment:
[44.960000]     HOME=/
[44.964000]     TERM=linux
```

Processing /etc/profile... Done

```
/ # ls
bin          initrd.cpio.gz  mnt          tmp
dev          lib             proc         usr
emb          lib32           sbin         var
etc          linuxrc         sqlite3.sqlite3
init         media          sys
/ # echo [ 59.680000] random: crng init done
creep
creep
/ # echo creep
```

04 方向与展望



中国科学技术大学
University of Science and Technology of China



方向与展望

- 将MMU从一级流水改为二级;
- 使用预测率更高的分支预测手段;
- 正确适配预取单元;
- 将顺序发射改为乱序发射;
- 将双发射改为四发射



谢谢！

请提宝贵意见



中国科学技术大学
University of Science and Technology of China

